박숨번호: 9-5-2005-053548725

발송일자: 2005.10.26 제출기일: 2005.12.26 수신 서울시 강남구 역상동 677-25 큰길타워9층

(한양특허법인)

한양목허법인[김연수]

135-914

- 2003. 10 °C 7

૾ ૾ ^{ᠳ 허 청} 의견제출통지서

출 원 인 명 참 마쯔시다덴기산교 가부시키가이샤 (출원인코드: 519980650737)

주 소 일본국 오사카후 가도마시 오아자 가도마 1006반지

대 리 인 명 왕 한양특허법인

주 소 서울시 감남구 역삼동 677-25 큰길타워9총(한양특허법인)

지정된변리사 김연수

출 원 번 호 10-2004-0003311 Applicatio~ No.

발 영 의 명 칭 고체 활상 잠치와 그 제조 밤법 및 인터라인 전송병CCD 이미지 센서

이 출원에 대한 심사결과 아래와 같은 거젍이유가 있어 특허법 제63조의 규정에 의하여 이를 통지하오니 의견이 있거나 보정이 필요할 경우에는 상기 제출기일까지 의견서[특허법 시행규칙 별지 제25호의2서식] 또는/및 보정서[특허법시행규칙 별지 제5호서식]를 제출하여 주시기 바랍니다.(상기 제출기일에 대하여 매회 1월 단위로 연장을 신청할 수 있으며, 이 신청에 대하여 별도의 기간연장숭인통지는 하지 않습니다.)

[이유]

이 출원의 특허청구범위 제1항~25항에 기재된 발명은 그 출원전에 이 발명이 속하는 기술문 야에서 통상의 지식을 가진 자가 아래에 지적한 것에 의하여 용이하게 발명하여 있는 것이 므로 특허법 제29조제2항의 규정에 의하여 특허를 받을 수 없습니다.

[이래]

본원의 상기 청구항에 기재된 발명은 고체출상장치와 그 제조방법 및 인터라인 전송형 CCD 이미지센서에 있어서 포토다이오드로부터 전송트랜지스터까지의 전위가 매끄럽게 변화하도록 형성된 전위평활화 수단을 포함하여 전원전압이 낮아도 포토다이오우드에 축적된 신호전하를 완전전송할 수 있도록 함에 그 특징이 있으나, 이는한국공개특허공보 2002-88881호(2002.11.29, 이하 인용발명이라 함)의 포토다이오우드에 집전된 전하를 풀로팅 확산영역으로 전달하는 트랜스퍼 트랜지스터를 구비하는 CMOS 이미지센서에 있어서 트랜지스터의 게이트전국 하부의 반도체기판 내에 형성되고 포토다이오우드 및 플로팅 확산영역과 각각 이격된 p형 불순물영역을 포함하여누설전류를 줄인 편치전압과 포토다이오우드의 집전량을 증가시킬 수 있는 씨모스이미지센서 및 그 제조방법과 목격, 효과 및 구성이 유사하므로 이 발명이 속하는 기술분야에서 통상의 지식을 가진자라면, 상기 인용발명로부터 본원발명을 용이하게 발명할 수 있습니다.

[첨 부]

청부1 공개특허 제2002-88881호(2002.11.29) 1부. 끝.

Reference Cited.

2005.10.26 Mailing Date.

특허청

전기전자심사국 전자소자심사당당관실

시시자



<< 안내 >>

염세서 또는 도면 등의 보정서를 전자문서로 제출할 경우 매건 3,000원, 서면으로 제출할 경우 매건 13,000원의 보정료를 납부하여야 합니다.

보정료는 접수번호를 부여받아 이름 납부자번호로 "특허병 실용신안법 디자인보호범및상표법에 의한 목허료 등론료와 수수료의 징수규칙" 별지 제1호서식에 기재하여, 접수번호를 부여받은 날의 다음 날까지 남부하여야 합니다. 다만, 납부일이 공휴임(토요휴무일을 포함한다)에 해당하는 경우에는 그날 이후의 첫 번째 근무일까지 납부하여야 합니다.

보정료는 국고수납은행(대부분의 시중은행)에 납부하거나. 인터넷지로(www.giro.go.kr)로 납부할 수 있습니다. 다만, 보정서를 우편으로 제출하는 경우에는 보정료에 상용하는 몸상환을 동봉하여 제출하시면 특허정에서 납부해드립니다.

문의사항이 있으시면 25042)481-5970로 문의하시기 바랍니다.

서식 또는 절차에 대하여는 특허고객 콘센터(숙1544-8080)로 문의하시기 바립니다.

學 2002-0088881

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. Cl. HOIL 27/146

(11) 공개번호 특2002-0088881

(43) 공개일자 2002년11월23일

실사광구 : 있음

(54) 전치건입과 포토다이오드의 집건양을 증가시킬 수 있는씨모스 미미지 센서 및 그 제조 밤밤

RE

는 발명은 트랜스퍼 트랜지스터의 편치쓰루 견앙을 증가시키고, 트랜스퍼 트랜지스터의 오프시 포토다이오드와 즐로팅 확산영역간의 전위장벽을 증가시키 포토다이오드의 집전양을 증대시킬 있으며 자기청을 이오드와 즐로팅 확산영역간의 전위장벽을 증가시키 포토다이오드의 집전양을 증대시킬 있으며 자기청을 이오는 무료 공장에 의하지 않고 포토다이오드랑 형성함 수 있는 다이오 미미지 센서 및 그 제조 방법에 관한 것은 우리 콩장에 의하지 않고 포토다이오드랑 형성함 수 있는 대에 무렇 불순을 영역을 구비하는 다이오 미미 지센서 및 그 제조 방법을 제공하는데 특징이 있다. 본 방명에 따라 자기정열에 제한 받지 않고 공장을 지 센서 및 그 제조 방법을 제공하는데 특징이 있다. 본 방명에 따라 자기정열에 제한 받지 않고 공장을 지 센서 및 그 제조 방법을 제공하는데 특징이 있다. 본 방명에 따라 자기정열에 제한 받지 않고 공장을 지 센서 및 그 제조 방법을 제공하는데 특징이 있다. 본 방명에 따라 자기정열에 제한 받지 않고 공장을 다 있다. 또한, 트랜스퍼 트랜지스터 게이트 전략 하부의 반도체 기 전략함 수 있다 공장 문항 경우 간의 전위장 등록 증가시켜 즉, 두 영역간의 전위자가 증가되어 포토다이오드 안에 담을 수 있는 전하지장등록이 증가한다.

0#5

⊊3d

MPIOL

DMDS, OIDI지 센서, 전위장박, 펼치진압, 쪼르다이오드, 집전양, 불순물 영역

BASH

5.09 202 23

도 1은 쯩래 기술에 따른 CMOS CIDI지 센서의 단위화소 구조를 개략적으로 보이는 회로도.

도 2a 내지 도 2c는 중래 기술에 따른 이미지 센서의 트랜스퍼 트랜지스터, 포로다이오드 및 출로팅 확산 명약 형성 공정 단면도,

도 3a LH지 도 3d는 본 발명의 싶시예에 따른 이미지 센서의 트랜스퍼 트렌지스터, 포토다이오드 및 플로 링 확산명역 형성 공정 단면도,

도 4는 중래 기술과 본 발명에 ID은 이미지 센서의 진위 변화에 대한 시뮬레미션 결화를 비교하며 보이는 그래프,

도면의 주요부분에 대한 도면 부호의 설명

32: 포토다이오드의 n형 출순을 영역

33: p형 불순물 명역

37: 포토다이오드의 6형 젊순을 영역

38: 플로팅 확산영역

보염의 상사관 설명

整图의 号琴

些图的 今日七 기全层(P) 및 그 로(P)의 否而기술

본 법명은 CXOS 미미지 센서(Image sensor) 제조 분야에 관한 것으로 특히, 편치전압과 포토다미오드의 집천양을 증가시킬 수 있는 CXOS 이미지 센서 및 그 제조 방법에 판한 것이다.

GIOS OIDIA 센서는 CROS 제조 기술을 이용하여 공학적 이미지를 전기적신호로 변환시키는 소자로서, 빛에 반응하여 생성된 신호전자로 전압으로 변화하고 선호적기 과정을 거쳐 화상정보를 제현한다. CROS 이미지 센서는 각종 카메라, 의료공대, 강사용 카메라, 위치확인 및 감지를 위한 각종 산업 장네, 장난감동 화생산보를 제현한다. CROS 이미지 센서는 각종 카메라, 의료공대, 강사용 카메라, 위치확인 및 감지를 위한 각종 산업 장네, 장난감동 화상산보를 제현하는 모든 분이에 이용 가능하며, 저진압 구등과 담임철화가 가능하여 점점 작용범위 가 확대되고 있는 후생이다. CROS 이미지 센서는 하소수 만큼 KDS트랜지스터를 만들고 미것을 이용하여 차가 확대되고 있는 후생이다. CROS 이미지 센서는, 중래 이미지센서로 달리 사례처레 출력을 검증하는 스위칭 방식을 제용하고 있다. CROS 이미지 센서는, 중래 이미지센서로 달리 사용되고 있는 CCD 이미지센서에 비하여 구름 방식이 간편하고 다양한 스캐닝 방식의 구현이 가능하며, 신용되고 있는 CCD 이미지센서에 비하여 구름 방식이 간편하고 다양한 스케닝 방식의 구현이 가능하며, 신용하므로 제조 단가를 남을 수 있어 제품의 소형화가 가능함 뿐만 아니라, 호작성의 CMOS 기술을 사용하므로 제조 단가를 남을 수 있다. 전력 소모 또한 크게 낮다는 장점을 지나고 있다.

용하므로 제조 단가를 낮을 수 있고, 전력 소모 또한 크게 낮다는 장점을 지니고 있다.

도 1은 4개의 트랜지스터와 2개의 캐패시턴스 구조로 미루어지는 여성의 미미지센서의 단위화소를 보이는 회로도로서, 광강지 수단인 포토다이오드(PD)와 4개의 세성의 트랜지스터로 구성되는 여성의 미미지센서의 단위화소를 보이고 있다. 4개의 1세성의 트랜지스터 (Tx)는 포토다이오드(PD)에서 생성 단위 환소를 보이고 있다. 4개의 1세성의 트랜지스터 (Tx)는 포토다이오드(PD)에서 생성 단위 환소를 보이고 있다. 4개의 1세성의 트랜지스터 (Tx)는 프로다이오드(PD)에서 생성 된 광전하를 플로팅 확산염역으로 운송하는 역할을 하고, 리센 트랜지스터(Px)는 신호감출을 위해 상기 결모팅 확산염역에 저장되어 있는 전하를 배달하는 역할을 하고, 드라이브 트랜지스터(Px)는 소스팔로워 (Source Follower)로서 역할하며, 설택트 트랜지스터(Sx)는 스위형(Switching) 및 어트레상 (Addressing)을 위한 것이다. 모디에서 '더'는 플로팅 확산염역이 갖는 캐패시턴의를 'Cv'는 포토다이오드가 갖는 케이부어진다. 처음에는 리셋 트랜지스터(Px), 트랜스퍼 트랜지스터(Tx) 및 설택트 트랜지스터(Sx)를 온 (m)시켜 단위화소를 리센시된다. 미때 포토다이오드(PD)는 골필되기 시작하여 캐패시턴스 (Sx)를 온 (m)시켜 단위화소를 리센시된다. 미때 포토다이오드(PD)는 골필되기 시작하여 캐패시턴스 (Pa는 건하투적 (cerrier charsing)에 발생하고, 플로팅 확산염역의 캐패시턴스 너는 공급전함(MO)까지 전하용전된다. 그리고 트랜스퍼 트랜지스터(Tx)를 오프시키고 설택트 트랜지스터(Sx)를 온시킨 다음 리켓트랜지스터(Px)를 오프시키고 설택을 포함시스터(Sx)를 온시킨 다음 리켓트랜지스터(Rx)를 오프시킨다. 이와 같은 등적 상태에서 단위화소 물먹다(Out)으로부터 움력전한 'V''을 읽어 대표에 저장시키고 난 후, 트랜스퍼 트랜지스터(Tx)를 오프시키고 설택을 들었지는데(Sx)를 온시킨 다음 리켓트랜지스터(Px)를 위패시턴스 더로 이동시킨 다음, 다시 출력단(Out)에서 움력전함 'V2'을 위어들여 두 함락전함'간기와 동된다.

이하, 도 2a 내지 도 2c급 참조하여 증해 기술에 따른 CMOS 이미지 센서 단위 픽셈의 트랜스퍼 트랜지스 터, 포토다이오드 및 플로팅 확산명역의 제조 방법을 설명한다.

면저 도 26에 도시한 바와 같이, 소자분리막(21) 형성이 완료된 r형 반도체 기판(20) 상에 거이트 혈연막 (22) 및 게이트 전극(23)을 형성하고, 게이트 전국(23) 및단의 상기 반도체 기판(20) 내에 포토다이오드 (PD)귤 이쯤 r형 분손을 경역(24)을 형성한다.

다음으로 도 25에 보이는 바와 같이, 게이트 전국(23) 축벽에 절면막 수페이서(25)을 형성하고, 상기 개형 물수를 영역(24) 상에 p형 분수물 명역(25)을 형성하여 포토다이오드 형성 공정을 완료한다. 이후, 클로 팅 확산영역을 형성하기 위한 이온주입 마스크로서 포토레지스트 페틴(PR)을 형성하고, n형 분수물 이온 주인 공정을 실시하여 물로팅 확산영역(27)를 형성한다.이어서 도 26에 도시한 바와 꿈이, 포토레지스트 페릴(PR)을 제거한다.

때문(FN)로 제기된다.
전송한 바와 같이 이루어지는 중래 CMOS 이미지 센서 제조 공정에서는, 게이트 전국(23) 형성 휴 게이트 전국(23)을 이용한 자기정별(self alisn) 이온주입 공정으로 포토다이오드의 대형 결소를 영역(24)을 형성한 전국(25)을 이용한 자기정별(self alisn) 이온주입 공정으로 포토다이오드의 대형 결소를 영역(24)을 형성한다. 또한, 포토다이오드에서의 포산영역으로 전하를 이용시키기 위한 토랜스퍼 트랜지스터는 집안 한다. 또한, 포토다이오드에서 인도록 문력건강이 이 V 이하로 조절된 트랜지스터 꼭, 네이티브 MMOS 트랜지스터(native NMOS transistor)로 이루어지는데, 트랜스퍼 트랜지스터(Tx)의 하음 구조는 단순히 여행 에피역설을 (epitaxial layer)으로 되어있다. 협의 크기가 작아질수로 토랜지스터의 제념 길이(channel length)가 화마지브로 상대적으로 낮은 전압에서도 포치쓰루(punch through)가 잃어내 누설의 생인이 탑수 있다. 또한, 트랜스퍼 트랜지스터가 오픈(off)되었을 경우 포토다이오드와 플로링 확산명역 간의 전위 장택(potential barrier)이 낮아져 전하 조적 (charse integration) 시간 동안 포토다이오드의 전하 집 전앙이 감소되는 단점이 있다. 또한, 설계상 포토다이오드 영역을 자기정혈(self align)하지 않고 진행시 공정 변화(variation) 문제도 이기될 수 있다.

상기와 같은 문제점을 해결하기 위한 본 말망은 트랜스퍼 트랜지스터의 펀치쓰쿠 견앟을 증가시키고, 토 캔스퍼 트랜지스터의 오프시 포토다이오도와 물로팅 확산영역간의 전위장벽을 증가시켜 포토다이오드의 집천앙을 중대시킬 있으며 자기정할 이온주입 공정에 의하지 않고 포토다이오드를 형성할 수 있는 여야 이미지 센서 및 그 제조 방법을 제공하는데 목적이 있다.

조망의 구성 또 작용

생기와 같은 목적을 달성하기 위한 본 발명은 포토다이오드에 집전된 전하를 플로팅 확산영역으로 전달하는 트랜스퍼 트랜지스터를 구내하는 대版도 이미지 센서에 있어서, 반도체 기관: 상기 반도체 기판 상에 형성된 장기 트랜지스터를 구내하는 대版도 이미지 센서에 있어서, 반도체 기관: 상기 반도체 기판 상에 형성된 장기 트랜지스터 트랜지스터의 게이트 전국: 상기 게이트 전국 영역으로 이루어지는 포토다이오드; 상기된 제1 도전형의 제1 보순을 영역으로 이루어지는 포토다이오드; 상기된 제1 도전형의 제2 도전형의 제2 보순물 영역으로 이루어지는 물로팅게 이를 전국 타단의 상기 방도체 기판 내에 형성된 제2 도전형의 제3 보순물 영역으로 이루어지는 물로팅 장산영역의 각각 이격된 제1 도전형의 제4 설순률 영역을 포함하는 CMDS 이미지 센서를 제공한다. 또한 항확산영역과 각각 이격된 제1 도전형의 제4 설순률 영역을 포함하는 CMDS 이미지 센서를 제공한다. 플로타임 확산영역과 각각 이격된 제1 도전형의 제4 설순률 영역을 포함하는 EB로팅 확산영역으로 전달하는 탈상기 목적을 달성하기 위한 본 태명은.. 포토다이오드에 접진된 전하를 플로팅 확산영역으로 전달하는 탈상기 목적을 달성하기 위한 본 태명은.. 포토다이오드에 접진된 전하를 플로팅 확산영역으로 전달하는 토에 되었다. 토란 바에 제1 도전형의 제1 불순률 영역을 형성하는 단계; 블랜스퍼 트랜지스터 영역의 상기 반도체 기판 내에 제2 도전형의 제2 불순물 영역을 협성하는 단계; 상기 제2 본순률 영역과 증정되도 제이트 절면막 및 게이트 전극을 형성하는 단계; 상기 제2 토건형의 제3 불순률 영역을 형성 하는 단계; 및 상기 제0 토건을 사이에 두고 상기 포토다이오드 영역으로부터 이격된 상기 반도체 기판 내에 제1 도전형의 플로팅 확산영역을 형성하는 단계를 포함하는 대에S 이디지 센서 제조 방법을 제공한다.

또한 상기 목적은 달성하기 위한 본 발명은, 포토디이오드에 집전된 전하를 플로링 확산영역으로 전달하는 또한 상기 목적은 달성하기 위한 본 발명은, 포토디이오드에 집전된 전하를 플로링 확산영역으로 전달하는 트랜스퍼 트랜지스터를 구비하는 CRDS 이미지 센서 제조 방법에 있어서, 발도제 기판 상에 포토다이오드 형성 영역을 정의하는 제1 이온주입 미스크를 형성하는 단계; 이온주입 마스크를 제거하는 단계; 기판 내에 제1 도전형의 제1 분수를 영역을 청성하는 단계; 상기 제1 이온주입 마스크를 형성하는 단계; 이상기 반도에 기판 상에 트랜스터 영역을 정의하는 제2 이온주입 마스크를 형성하는 단계; 이 상기 반도에 기판 상에 트랜스터 영역을 정의하는 제2 이온주입 마스크를 형성하는 단계; 상기 제 온주입 공정을 실시하며 상기 반도체 기판 내에 제2 도전형의 제2 불수물 영역을 협성하는 단계; 상기 제 온주입 마스크를 제거하는 단계; 상기 반도체 기판 상에 트랜스터 토랜지스터의 게이트 절면의 및 기관 상기 변문체 기관 상에 트랜스터 토랜지스터의 게이트 절면의 및 경기 이트 전국을 형성하되, 상기 게이트 전국의 원부가 상기 제2 불수물 영역을 합성하는 단계; 상기 제1 청소를 염역 상의 상기 반도체 기관 내에 제2 도전형의 제3 营수물 영역을 합성하는 단계 및 상기 제1 청소를 염역 상의 상기 반도체 기관 내에 제1 도전형의 게이트 전국을 사이에 두고 상기 포토대이오드 영역으로부터 이격된 상기 반도체 기관 내에 제1 도전형의 게이트 전국을 사이에 두고 상기 포토대이오드 영역으로부터 이격된 상기 반도체 기관 내에 제1 도전형의 게이트 전국을 상징하는 단계를 포함하는 대회의 이목으로부터 이격된 상기 반도체 기관 내에 제1 도전형의 게이트 전국을 상성하는 단계를 포함하는 대회의 제2 방법을 제공한다.

본 방명은 트랜스퍼 트랜지스터 게이트 전국 하부의 반도체 기관 내에 P형 옵션을 영역을 구비하는 CMOS 이미지 센서 및 그 제조 방법을 제공하는데 특징이 있다. 본 방영에 따라 자기정렬에 제한 받지 않고 공 정을 진행할 수 있어 공정 변화가 역제을 수 있다. 즉, 200 Kev 이상의 포토다이오드의 R형 불순물 영역 용 기계 주말해야하는 설계 구조에서 지기정결로 인해 말생되는 채널링(channeling) 효과을 극복할 수 있 음 기계 주말해야하는 설계 구조에서 지기정결로 인해 말생되는 채널링(channeling) 효과을 극복할 수 있 다. 또한, 트랜스퍼 트랜지스터 게이트 전극 하부의 반도체 기관 내에 P형 불순물 명약을 구비함으로써 포토다이오드와 플로팅 화산영역 간의 전위장역을 증가시켜 즉, 두 영역간의 전위차가 증가되어 포토다이 오드 안에 당을 수 있는 전하저장능력이 증가한다.

이하, 도 3a 내지 도 3d률 함조하여 본 밝명의 실시에에 따른 CMOS 이미지 선서 및 그 제조 방법을 설명한다.

먼저 도 3k에 도시한 바와 같이, 소자본리막(3) 형성이 완료된 6형 반도체기관(30)에 포토다이오드 형성 명역을 정의하는 미온주입 마스크로서 제1 포토레지스트 패턴(PRI)을 형성하고 미온주입 공정을 실시하며 포토다미오드의 6형 영소물 영역(32)을 형성한다.다음으로 상기 제1 포토레지스트 패턴(PRI)을 제기하고, 포토다미오드의 6형 영소물 영역(32)을 형성한다.다음으로 상기 제1 포토레지스트 패턴(PRI)을 제기하고, 도 3k에 보이는 바와 같이 트랜스퍼 토랜지스터 영역을 정의하는 미온주입 마스크로서 제2 포토레지스트 파턴(PRI)을 형성하고 봉소(8) 등의 결소중을 미온주입하며 6형 분순을 영역(33)을 형성한다.

이어서 도 3c에 도시한 바와 같이, 트랜스퍼 트한지스터의 게이트 절면막(34), 게이트 전국(35)를 형성하여, 게이트 전국(35)의 및부가 상기 p형 당순을 영역과 충청되도록 한다.

다음으로 도 3d에 보이는 바와 같이, 철연막 스페이서(36), 쪼토다이오드의 p° 불순을 영역(37) 및 n^{*} 를 로링 확산영역(38)쯤 형성하는 등 CMOSOI미지 센서 제조를 위한 추숙 공정을 진행한다.

합편, 트랜스퍼 트랜지스터의 게이트 전국(35)에 전압이 인가뭠때 n⁺ 등로팅 확산영역(38) 보다 상대적으로 보게 형성되는 포토다이오드의 n형 중소품 영역(32)에 전압이 보다 양호하게 인가되어 독달(read out)면에서 유리하도록 한다. 즉, p형 불순물(33) 영역에 의해 트랜스퍼 트랜지스터의 문덕전암이 높마지면 네이티브 트랜지스터로서의 역할을 할 수 없기 때문에 통작전압이 낮아된 경우 잃어날 수 있는 문제에 대네이티브 트랜지스터로서의 역할을 할 수 없기 때문에 통작전압이 낮아된 경우 잃어날 수 있는 문제에 대네하기 위한 것이다. 그러나, 트랜스퍼 트랜지스터를 펌프 회로(pump circuit) 등과 같은 구조로 형성할 경우 포토다이오드의 n世 중소품 영역(32)과 p형 불순물 영역 간의 거리 (A)는 고려하지 않을 수도 있

한편, n 플로팅 확산 영역(38)의 농도는 p호 탑순탑 영역(33)의 농도에 비해 상당히 높으므로 p형 북순탑 영역(33)의 형성에 따른 등작 특성 변화는 크게 잃머나지 않는다. 오히려, p형 불순물 명역(33)의 형성에 따라 n 클로팅 확산명역(38)의 캐페시턴스는 감소되고 그에 따라 변환배(converting ratio)가 중가되머 강도향상의 호과한 기대함 수 있다.

전술한 본 방명의 실시예에서 상기 p형 불순물 영역(33)과 포토CH이오드 간의 거리(A)를 p형 불순물 영역 (33)과 n 플로틸 확산성역(38) 간의 거리(B) 보다 더 덜게 형성한다.

學 2002-0088881

도 4는 중대 기습과 본 방영에 따른 이미지 센서의 전위 변화에 대한 시뮬레이션 결과를 비교하여 보이는 그래프로서 전위 분포에서 선과 선 사이의 전위차는 0.1 V이다. 중래 기술에 따른 이미지 센서(A)의 중 모에는 포토다이오드와 클로링 확산경역간의 전위차가 1.2 V인데 반6여 본원당당에 따라 트랜스퍼 트랜 자스터 영역의 심리한 기관에 여행 불순물 당역을 구비하는 이미지 센서(B)의 경우에는 포토다이오드와 플 로링 확산성역간의 전위차가 1.8 V로 중가된다.

로팅 확산당역간의 전위자가 1.8 V로 승가된다.
공정 변화(variation)는 포토다이오드 영역의 공정 오차 허용정도(tolerance)인 0.1 #1에서, 증래 기술에 대를 이미지 센서의 경우 포토다이오드와 출로팅 화산영역 간의 최대 전위장벽이 1.4 Y이고, 최소 전위 자벽은 0.9 V로서 두 전위차가 0.5 Y이나. 본 발명에 따른 이미지 센서의 경우 최대 전위장벽은 2.1 V이고 최소 전위장벽은 1.8 Y로서 두 전위차가 0.3 V가 되어 최대 전위장벽과 최소 전위장벽 값은 모두 증가고 최소 전위장벽은 1.8 Y로서 두 전위차가 0.3 V가 되어 최대 전위장벽과 최소 전위장벽 값은 모두 증가고 최소 전위장벽은 1.8 Y로서 두 전위차가 0.3 V가 되어 최대 전위장벽과 최소 전위장벽 값은 모두 증가 기최고 최소 전위장벽은 1.8 Y로서 두 전위차가 0.3 V가 되어 최대 전위장벽과 함은 이용적인 값을 열성하는 하면서 그 차이가 많이 감소된다. 따라서, 공래와 같이 자기정렬 방법에 의하여 포토다이오드를 영성하는 경우보다 포토다이오드의 취영이 상대적으로 항상된을 할 수 있다.쪽, 여병 불순을 영역(33)을 형성하지 않은 이용적인 공장으로 영성 당고 상기 포토다이오드의 여행 불순을 영역(32)을 자기정렬 방법에 의하지 않은 이용적인 공장으로 영성 당고 상기 포토다이오드의 여행 불순을 영역(32)을 하여 함께 전체적인 감도목을 경우 전위장벽 변화가 최대 0.5 V가 되므로 각 관리 여행 한 포함전을 차이가 협약해져 전체적인 감도목을 함을 제하기가 힘들어진다. 그러나, 그러나 한 포함전을 참여 130을 형성할 경우 최대 전위장벽과 최소 전위장벽의 차이가 0.3 V로 감소하여 공정 변화에 보순물 영역(33)을 형성할 경우 최대 전위장벽과 최소 전위장벽의 차이가 이형 발소를 영역(32) 형성의 경우 대한 의존성이 감소된다고 함 수 있다. 따라서, 자기점혈 공점에 의한 여행 혈순을 영역(32) 형성의 경우 대한 의존성이 감소된다고 함 수 있다. 따라서, 자기점혈 공점에 의한 여행 혈순을 영역(32) 형성의 경우 다음성이 감소된다고 함 수 있다. 따라서, 자기점혈 공점에 의한 여행 혈순을 영역(32) 형성의 경우 다음성이 감소된다고 함 수 있다. 따라서, 자기점혈 공점에 의한 여행 혈순을 영역(32) 형성의 경우 다음성이 감소된다고 함 수 있다. 따라서, 자기점혈 공점에 의한 여행 혈순을 영역(32) 형성의 경우 다음성이 가능된다고 함수 있다. 따라서 전치수로 전압과 포화전압을 증가시할 수 있다.

이상에서 설명한 본 발명은 전송한 실시에 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술 적 사상을 벗어나지 않는 병의 내에서 대러 가지 치판, 변혈 및 변경이 가능하다는 것이 본 발명이 속하 는 기술분이에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

经复型 多亚

상기와 많이 미무어지는 본 발명은 자기점렬에 의하지 않고 포토다이오드의 1형 출수를 경역을 형성할 수 있어 미혼주입 공정시 공정 변화를 감소시할 수 있다. 즉, 중래 포토다이오드의 1형 출수를 경역을 형성한 있어 미혼주입 공정시 공정 변화를 감소시할 수 있다. 즉, 중래 포토다이오드의 1형 중수물 정역을 형성하기 위해 200 상 미상의 에너지를 미온을 주입하는 경우 발생하는 제발링의 문제점을 트랜스퍼 트랜지스터 게이트 고급 하부의 반도체 기판 내에 P형 결소를 경역을 형성함으로써 해결할 수 있다. 또한, 트랜스터 지미를 급하는 기판 내에 P형 결소를 경역을 형성함으로써 해결할 수 있다. 또한, 트랜스터 트랜지스터의 제발 링미가 감소하여도 포토다이오드와 즐로팅 확산명역 간의 전치전압을 강화시켜 부적진류를 줄일 수 있으며, 포토다이오드와 플로팅 확산명역 간의 전위장벽을 높여 포토다이오드의 집전양 참 증가시킬 수 있다.

(돼) 월구의 벌위

정구함 1

포로다미오드에 집전된 것하를 중로릴 확산성역으로 전달하는 트랜스퍼 트랜지스터를 구비하는 CMDS 마미 지 센서에 있어서,

상기 반도체 기판 삼에 형성된 상기 트랜지스터 트랜지스터의 게이트 전국:

상기 게이트 전국 원단의 상기 반도체 기판 내에 적용된 제1 도전형의 제1 출순물 영역 및 제2 도접형의 제2 불순물 영역으로 이루어지는 포토다이오드;

상기 개미트 전국 타단의 상기 반도체 기판 내에 형성된 제2 도전형의 제3 분순을 영역으로 이루머지는 클로팅 확산영역; 및

상기 게이트 전국 하부의 상기 반도체 기판 내에 형성되어 상기 포토다미오드 및 상기 플로팅 확산영역과 각각 미격된 제1 도전형의 제4 불순을 영역

을 포함하는 CMOS 미미지 센서.

청구항 ?

제 1 할에 있어서,

상기 제4 불순물 영역과 상기 포토다이오드 간의 거리는,

상기 제4 중소물 영역과 상기 플로팅 확산영역 간의 거리보다 상대적으로 먼 것을 특징으로 하는 CMOS 미미지 센서.

원구한 3

제 1 항 또는 제 2 함에 있어서.

삼기 제1 도전형은 6형미교,

상기 제2 도전형은 n형인 것을 특징으로 하는 대여S 이미지 센서.

星2002-0088881

청구항 4

쪼토다이오드에 집전된 견하를 플로팅 확산영역으로 전달하는 트랜스퍼 트랜지스터를 구비하는 다(OS.DIDI 지 센서 제조 방법에 있어서,

포토다이오드 형성 영역의 반도체 기판 내에 제1 도전형의 제1 철순물 영역을 형성하는 단계; 트랜스퍼 트런지스터 영역의 상기 반도체 기판 내에 제2 도전형의 제2 불순률 영역을 형성하는 단계; 상기 반도체 기판 상에 트랜스퍼 트랜지스터의 게이트 절면막 및 게이트 전국을 형성하되, 상기 게이트 전국의 일부가 상기 제2 본순물 영역과 중찰되도록 하는 단계;

상기 제1 점순률 영역 상의 상기 반도체 기판 내에 제2 도전형의 제3 불순물 영역을 형성하는 단계; 및 상기 게이트 전국을 사이에 두고 상기 포토다이오드 영역으로부터 이격된 상기 반도체 기판 내에 제1 도 전형의 플로팅 확산영역함 형성하는 단계

를 포함하는 CHOS 미미지 센서 제조 방법.

성구화 5

포토다미오드에 집전된 견하큼 플로팅 확산영역으로 전달하는 트랜스퍼 트랜지스터를 구비하는 CKDS 미미 지 센서 제조 방법에 있어서,

반도체 기판 삼에 포토다미오도 형성 영역을 정의하는 제1 미혼주입 마소크를 형성하는 단계;

미혼주입 공정을 성시하여 상기 반도체 기판 내에 제1 도전형의 제1 불순물 명역을 형성하는 단계;

상기 제1 미욘주입 마스크를 제거하는 단계;

상기 반도채 기판 상에 트랜스퍼 트랜지스터 영역을 정의하는 제2 미본주입 마스크를 형성하는 단계:

이 몸주입 공정을 심시하여 상기 반도체 기판 내에 제2 도전형의 제2 분슾물 영역을 형성하는 단계;

상기 제2 이온주입 마스크를 제거하는 단계;

상기 반도체 기판 상에 트랜스퍼 트랜지스터의 게이트 절면막 및 게이트 전국을 형성하되, 상기 게이트 전국의 임부가 상기 제2 협순물 영역과 중첩되도록 하는 단계;

상기 제1 불순물 영역 상의 상기 반도체 기판 내에 제2 도전형의 제3 불순렬 영역읍 형성하는 단계; 및 상기 게이트 전국을 사이에 두고 상기 포토다이오트 영역으로부터 이격된 상기 반도체 기판 내에 제1도 전형의 중로링 확산영역을 형성하는 단계

중 포함하는 CHOS OIDI지 센서 제조 방법.

성구항 6

제 4 항 또는 제 5 항에 있머서,

상기 제2 탑순률 영역과 상기 포토다이오드간의 거리는.

상기 제2 북손물 영역과 상기 플로틸 확산영역과의 거리보다 상대적으로 먼 것을 특징으로 하는 CMOS OI 미지 센서 제조 방법.

청구항 7

제 6 항에 있어서,

상기 제1 도전형은 n형미고,

상기 제2 도전형은 p형인 것을 특징으로 하는 CMDS CIDI지 센서 제조 방법.

성구당 8

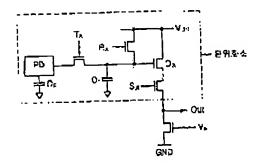
제 7 함에 있어서,

상기 제2 불순률 형역은 풍소(B)를 미온주입하며 형성하는 것을 복장으로 하는 CMDS 미미지 센서 제조 방

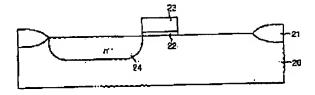
ΞĐ

氧2002-0088881

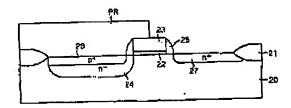
集图1



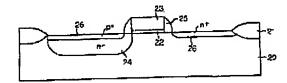
\mathcal{L}



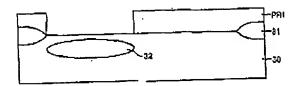
<u> FB2b</u>



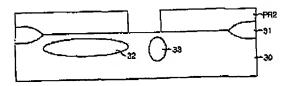
.S.P.20



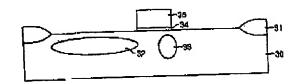
⊊D/3≥



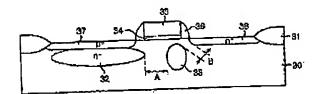
*<u><u> 5</u>83*b</u>



£Œ8ø

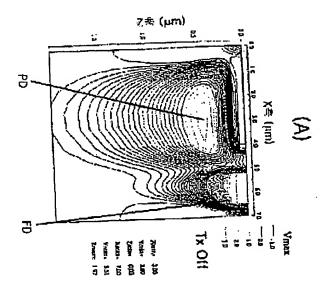


⊊Ø3d

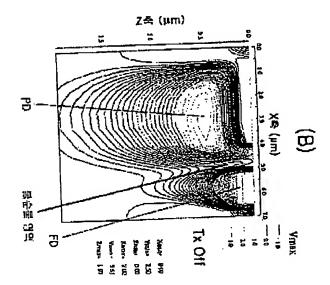


每2002-0088881

£84



612-455-3801



8-8

BEST AVAILABLE COPY